

D1
CN 1474434

Method for Preparing Silicon Nanowires

Abstract

The present invention relates to a method for preparing silicon nanowires, which is characterized in that silicon nanowires was formed on the silicon material of medium layers by the silicon anisotropic etching. The cross section of the obtained nanowires is isosceles triangle. And the triangulation height is equal to the thickness of silicon nanowires. Silicon nanowires whose cross section scale was 10~50 nm can be obtained by controlling the thickness of silicon material. Moreover, the different nanowires with different types of electronic conductivity can be prepared by doping the silicon material. The nano silicon wire in present invention can be used in the research of low-dimensional semiconductor properties, to produce the sensors, electron device and even electroluminescent devices etc. The large quantities of this nanowires can be prepared industrially, which has a broad application range.

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/02

B82B 3/00



[12] 发明专利申请公开说明书

[21] 申请号 03141848.1

[43] 公开日 2004 年 2 月 11 日

[11] 公开号 CN 1474434A

[22] 申请日 2003.7.25 [21] 申请号 03141848.1

[71] 申请人 中国科学院上海微系统与信息技术研究所

地址 200050 上海市长宁区长宁路 865 号

[72] 发明人 王跃林 李欣昕 刘文平

[74] 专利代理机构 上海智信专利代理有限公司

代理人 潘振甦

权利要求书 3 页 说明书 7 页 附图 3 页

[54] 发明名称 一种硅纳米线的制作方法

[57] 摘要

本发明涉及一种硅纳米线的制作方法，其特征在于利用硅的各向异性腐蚀在介质层上硅材料上加工或硅纳米线方法。所得纳米线的截面为等腰三角形，三角形底上的高等于介质层上的硅材料厚度，控制硅材料厚度，就可得到截面尺度为 10 - 50nm 的硅纳米线；且可通过氧化进一步减细以及还可对材料进行掺杂，以制作不同导电类型的纳米线。使用本发明制作的纳米硅线，可用于研究低维半导体性质，还可以做成传感器件，电子器件，甚至发光器件等。且可批量生产，所以应用前景广阔。

ISSN 1008-4274

1. 一种硅纳米线的制作方法，其特征在于利用硅自停止腐蚀工艺，在介质层上的硅材料上加工硅纳米线的方法。
2. 按权利要求 1 所述的硅纳米线的制作方法，其特征在于具体制作工艺
 - (1)选择(100)晶向的介质层上单晶硅材料；
 - (2)在(1)所述的单晶材料上面形成掩膜层；
 - (3)利用各向异性腐蚀方法去掉未被保护的薄层硅；暴露出在各向异性腐蚀中腐蚀速率较慢的面；
 - (4)形成保护层，保护腐蚀后的硅表面孔；
 - (5)在掩膜层上开腐蚀孔，选择性地掏空下面的掩膜层，并利用各向异性腐蚀方法去掉薄层硅，留下介质层上硅纳米线。
3. 按权利要求 1 或 2 所述的硅纳米线的制作方法，其特征在于所制作的硅纳米线截面为等腰三角形，三角形底上的高等于介质层上的硅材料厚度；控制硅材料厚度就可得到截面尺度为 10-50nm 的硅纳米线。
4. 按权利要求 2 所述的硅纳米线的制作方法，其特征在于对纳米线进行氧化减细，即氧化掉纳米线外层的硅，再用稀释的氢氟酸去除氧化层，可得到更细的纳米线。
5. 按权利要求 2 所述的硅纳米线的制作方法，其特征在于在步骤(2)之前，选择性对材料进行掺杂，以制作不同导电类型的纳米线；掺杂

方式包括扩散或离子注入；掺杂的类型为硼或磷。

6.按权利要求 2 所述的硅纳米线的制作方法，其特征在于所述的(100)晶向的介质层上的硅或为绝缘体上的硅，或为蓝宝石上硅。

7. 按权利要求 2 所述的硅纳米线的制作方法，其特征在于具体制作工艺：

(1)选取 (100) 晶向的 SOI 材料，绝缘体上的硅的厚度为 100nm，清洗后氧化形成掩模层 L1，氧化层的厚度约为 50nm；

(2)刻氧化层；

(3)氢氧化钾溶液腐蚀绝缘体上的硅层，(111)面由于腐蚀速率极低而出现自停止；

(4)清洗后生长一层 Si_3N_4 ；

(5)涂胶光刻，然后等离子体去除氮化硅， 开出一个二氧化硅的窗口；

(6)用稀释的氢氟酸腐蚀二氧化硅。直到确定需要制作硅线的位置顶部已经没有二氧化硅；

(7)使用氢氧化钾溶液腐蚀绝缘体上的硅层，由于各向异性的腐蚀速率，(111)面出现自停止；与先前的 (111) 面夹成横截面为等腰三角形的三棱柱，等腰三角形的底上的高为 50nm 或小于 50nm；选择不同厚度的 SOI 材料，或者在第 1 步改变氧化的时间和温度，就可以得到不同尺度的纳米硅线；

(8)热磷酸去除氮化硅；

(9)稀释的氢氟酸掏空纳米硅线底部的二氧化硅。

8. 按权利要求 2 所述的硅纳米线的制作方法，其特征在于异体制作

工艺:

- (1)选择(100)晶向的 SOI 衬底, 绝缘体上的硅的厚度为 150nm, 清洗后氧化, 氧化层的厚度约为 50nm;
- (2)光刻氧化层, 开出硼扩散的窗口;
- (3)进行硼扩散;
- (4)硼的再分布;
- (5)二次光刻, 打开要腐蚀的硅的窗口;
- (6)氢氧化钾溶液腐蚀绝缘体上的硅层, (111) 面由于腐蚀速率极低而出现自停止;
- (7)清洗后生长一层 Si_3N_4 ;
- (8)涂胶光刻, 然后等离子体去除氮化硅, 开出一个二氧化硅的窗口;
- (9)用稀释的氢氟酸腐蚀二氧化硅, 直到确定需要制作硅线的位置顶部已经没有二氧化硅;
- (10)使用氢氧化钾溶液腐蚀绝缘体上的硅层, 由于各向异性的腐蚀速率, (111) 面出现自停止, 与先前的(111)面夹成横截面为等腰三角形的三棱柱, 等腰三角形的底上的高为 50nm 或小于 50nm, 选择不同厚度的 SOI 材料, 或者在第 1 步改变氧化的时间和温度, 就可以得到不同尺度的纳米硅线;
- (11)热磷酸去除氮化硅;
- (12)用稀释的氢氟酸腐蚀掉纳米硅线底部的二氧化硅。

目前制作硅纳米线的方法主要有两类：一类是化学气相淀积、物理气相淀积，激光烧蚀法以及固液固方法等生长的方法，在催化剂的辅助下，在大面积的衬底上随机地生长纳米线，如图1、图2所示(M. K. Sunkara, S. Sharma, R. Miranda, G. Lian and E. C. Dickey, Bulk synthesis of silicon nanowires using a low-temperature vapor-liquid-solid method, Applied Physics letters, Vol. 79, Num 10, 3 September 2001.; 冯孙齐，俞大鹏，张洪洲，白志刚，丁戡，杭青岭，邹英华，王晶晶，一维硅纳米线的生长机制及其量子限制效应的研究，中国科学A辑，第29卷，第10期，1999.10)。按此制成的纳米线再利用各种方法将其搭在电极上，制作各种纳米器件。其缺点是难于操作和定位，给大规模集成带来困难，此外纯度以及尺度的均匀性都无法得到很好的保证。另一类方法是使用电子束或者聚焦离子束直写，制作出来的纳米线如图3所示(Toshiyuki Toriyama, Daisuke Funai and Susumu Sugiyama , Piezoresistance measurement on single crystal silicon nanowires, JOURNAL OF APPLIED PHYSICS VOLUME 93, NUMBER 1 1 JANUARY 2003)。这类方法的缺点是制作成本昂贵，也不利于批量生产。

发明内容

本发明的目的在于利用硅自停止腐蚀工艺，提供一种定位精确，工艺简单，便于集成的硅纳米线的制作方法。

本发明的目的是通过以下方法达到的：

一种硅纳米线的制作方法

技术领域

本发明涉及一种纳米尺度的单晶硅线的制作方法，具体地说，是一种利用硅的各向异性腐蚀在介质层上的硅材料上加工硅线纳米的方法。属于纳米技术领域。

背景技术

在高度集成化浪潮的推动下，现代技术对纳米尺度功能器件的需求将越来越迫切。纳米线、纳米管等一维材料做为纳米器件中必不可少的功能组件，在纳米研究领域中的地位显得越发重要。

此外，近十几年来，凝聚态物理领域中，人们对低维，小尺度材料的研究表现出浓厚的兴趣。纳米结构是当今科学技术发展前沿中，极具挑战性的研究领域。尤其是近年来，纳米尺度的硅线越来越受到人们的重视。一方面，因为它潜在的应用前景，比如：器件小型化，提高集成度，以及用于制作一些特殊器件等；另一方面，由于硅材料在微小尺度下表现出来的特殊的物理性质比如表面效应，力学效应，发光特性以及量子尺度效应等，越来越受到科学界的重视。

因此，制造出尺度可控，并且规范统一的纳米硅线，成为人们努力追求的目标。由于要利用它制作纳米电子器件，所以它的纯度，以及可操作性也成为衡量纳米线质量的关键因素。

(4) 加工成本低，可批量生产。

(5) 使用的各向异性腐蚀液为常用的氢氧化钾、四甲基氢氧化铵等溶液。

使用这种方法制作的纳米硅线，可以用于研究低维半导体性质，还可以做成传感器件，电子器件，甚至发光器件等。且可批量生产。所以应用前景广阔。

附图说明

图 1：使用低温汽-液-固方法生长的硅纳米线示例

图 2：用热蒸发沉积法制备的硅纳米线示例

图 3：使用电子束直写制作的硅纳米线结构

3-1 为纳米线的扫描电 (SEM) 图像

3-2 为四端子纳米线原子力显微镜(AFM)图像

图 4：本发明中纳米线的制作方法示意图

图 5：在绝缘体上的硅材料上制作的悬空的纳米线示意图(实施例

1)

图 6：掺杂的硅纳米线示意图(实施例 2)

图中；1：衬底

2：介质层

3：介质层上的硅

4：掩模层 L1

5：保护层 L2

- (1)选择特定晶向的介质层上的单晶硅材料，如绝缘体上的硅（SOI），蓝宝石上的硅(SOS)等。
- (2)选择性地上面形成保护模 L1。(图 4 中标号 4)
- (3)利用各向异性腐蚀去掉未被保护的薄层硅。暴露出在各向异性腐蚀中腐蚀速率较慢的面，如图 4（a）。
- (4)形成另一层保护层 L2，将腐蚀后的硅表面保护起来，如图 4（b）。
- (5)在距离腐蚀界面（横向）不远（大于光刻套刻可以允许的最小距离）的地方开腐蚀孔，选择性掏掉下面的 L1，并利用各向异性腐蚀去掉薄层硅，留下介质层上的硅纳米线，如图 4（c）。

这种方法制作的纳米线，其截面为等腰三角形。三角形底上的高等于介质层上的硅材料的厚度。控制硅材料的厚度，就可以得到截面尺度为 10-50nm 的硅线。

在此基础上，对纳米线进行氧化减细，即氧化掉纳米线外层的硅，再使用稀释的氢氟酸去除氧化层，即可得到更细的纳米线。

根据需要，可以去掉薄层硅下的介质，形成悬空的纳米线，或者在上述步骤（2）之前，选择性地对材料进行掺杂，以制作不同导电类型的纳米线。掺杂的方式包括扩散或离子注入等，掺杂的类型包括硼和磷等。

与现有的方法比较，此方法具有以下特点：

- (1) 利用硅的自停止腐蚀，可控性好。
- (2) 表面光洁。
- (3) 工艺很简单。

6: 硅纳米线

7: 扩硼的硅

具体实施方式

下面通过实施例来说明本发明的实质性特点和显著的进步，然而本发明决不仅限于实施例。

实施例 1: 利用 (100) 晶向的绝缘体上的硅 (SOI) 衬底制作纳米硅梁

选择 (100) 晶向的 SOI 衬底，按照前面提过的加工方法，制作二氧化硅衬底上的纳米硅线。然后使用热磷酸去除氮化硅，再利用稀释的氢氟酸掏空下面的氧化层，就成为空气中的纳米硅梁。具体制作工艺如下(图 5):

- (1) 选取 (100) 晶向的 SOI 材料，绝缘体上的硅的厚度为 100nm，清洗后氧化形成掩模层 L1，氧化层的厚度约为 50nm；
- (2) 刻氧化层；
- (3) 氢氧化钾溶液腐蚀绝缘体上的硅层，(111) 面由于腐蚀速率极低而出现自停止(如图 5 (a))；
- (4) 清洗后生长一层 Si_3N_4 (其作用为保护层 L2)，如图 5 (b)；
- (5) 涂胶光刻，然后等离子体去除氮化硅 (开出一个二氧化硅的窗口)；
- (6) 用稀释的氢氟酸腐蚀二氧化硅。直到确定需要制作硅线的位置顶部已经没有二氧化硅；

- (7) 使用氢氧化钾溶液腐蚀绝缘体上的硅层，由于各向异性的腐蚀速率，(111) 面出现自停止。与先前的 (111) 面夹成横截面为等腰三角形的三棱柱，如图 5 (c)。等腰三角形的底上的高为 50nm 或小于 50nm。选择不同厚度的 SOI 材料，或者在第 1 步改变氧化的时间和温度，就可以得到不同尺度的纳米硅线；
- (8) 热磷酸去除氮化硅；
- (9) 稀释的氢氟酸掏空纳米硅线底部的二氧化硅，如图 5 (d)。

实施例 2：制作纳米硅线上的 PN 结

选择 N 型衬底，在制作纳米线之前预先对特定的区域进行硼扩散。使将来要制作的纳米线，有一半成为 P 型。然后再按照前面所述的工艺过程制作纳米硅线，如图 6。具体步骤如下：

- (1) 选择 (100) 晶向的 SOI 衬底，绝缘体上的硅的厚度为 150nm，清洗后氧化，氧化层的厚度约为 50nm。
- (2) 光刻氧化层。开出硼扩散的窗口。
- (3) 进行硼扩散。
- (4) 硼的再分布。
- (5) 二次光刻。打开要腐蚀的硅的窗口。
- (6) 氢氧化钾溶液腐蚀绝缘体上的硅层，(111) 面由于腐蚀速率极低而出现自停止。
- (7) 清洗后生长一层 Si_3N_4 。
- (8) 涂胶光刻，然后等离子体去除氮化硅(开出一个二氧化硅的窗口)。

-
- (9)用稀释的氢氟酸腐蚀二氧化硅。直到确定需要制作硅线的位置顶部已经没有二氧化硅。
- (10) 使用氢氧化钾溶液腐蚀绝缘体上的硅层，由于各向异性的腐蚀速率，(111)面出现自停止。与先前的(111)面夹成横截面为等腰三角形的三棱柱。等腰三角形的底上的高为 50nm 或小于 50nm。选择不同厚度的 SOI 材料，或者在第 1 步改变氧化的时间和温度，就可以得到不同尺度的纳米硅线。
- (11) 热磷酸去除氮化硅。
- (12) 用稀释的氢氟酸腐蚀掉纳米硅线底部的二氧化硅。

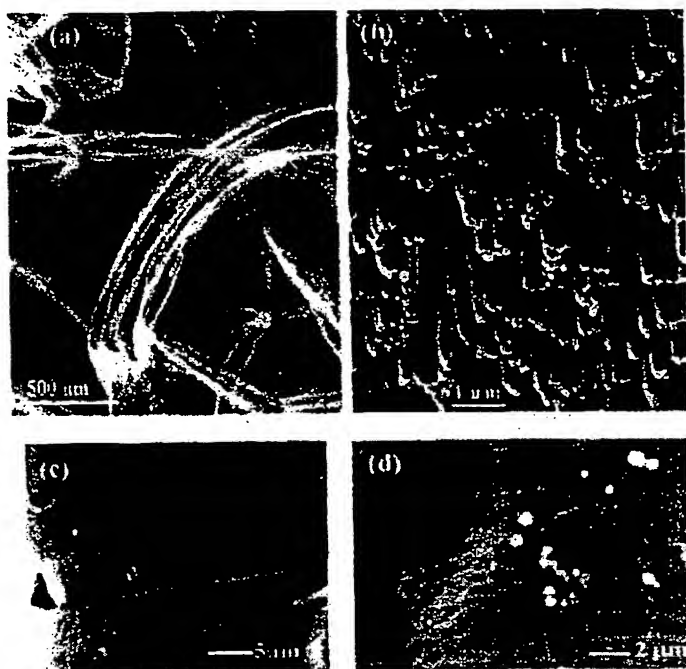


图 1

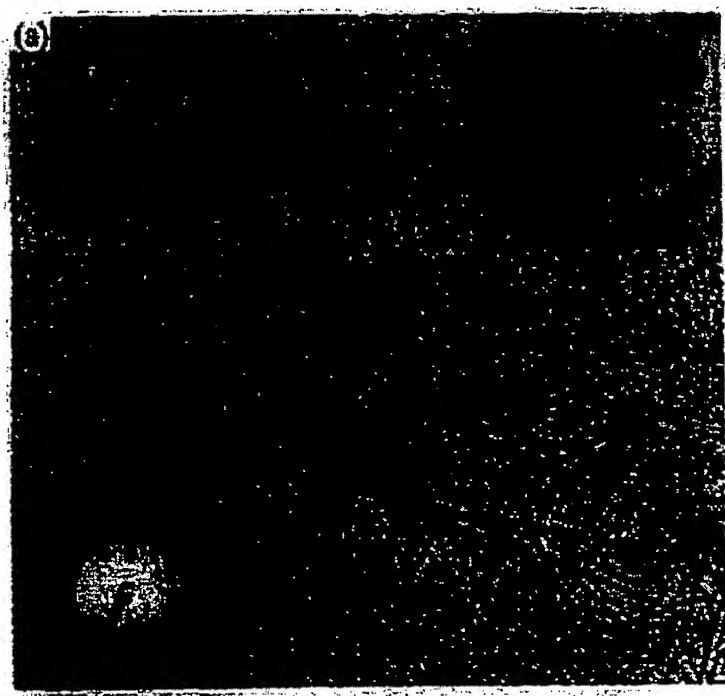
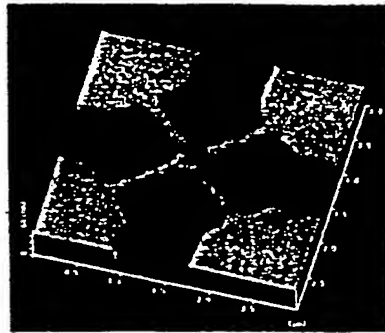


图 2

BEST AVAILABLE COPY

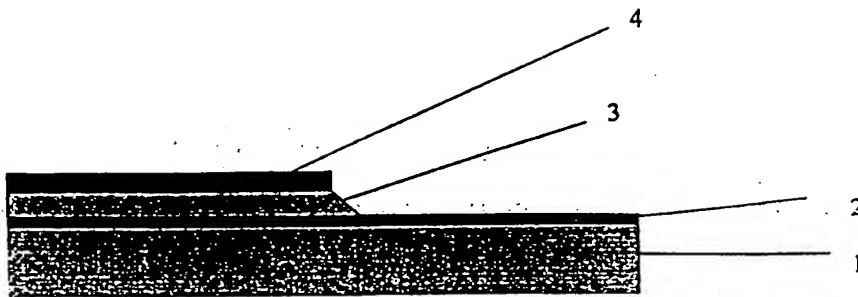


(a)



(b)

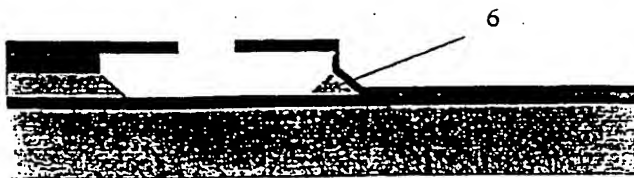
图 3



(a)



(b)



(c)

图 4

BEST AVAILABLE COPY

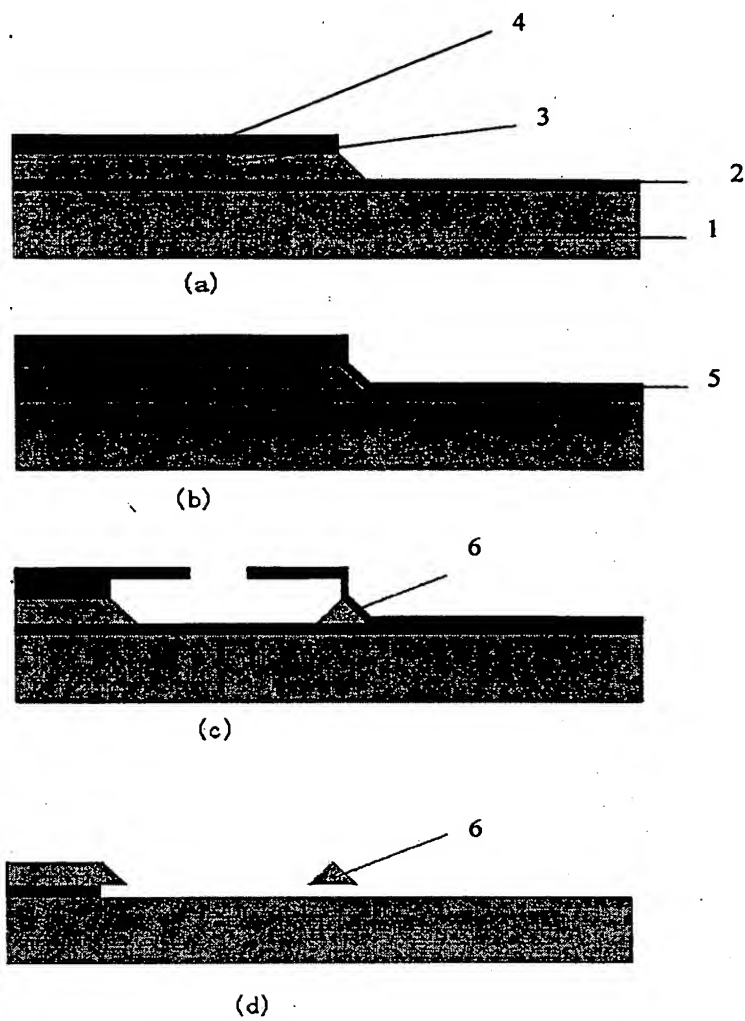


图 5

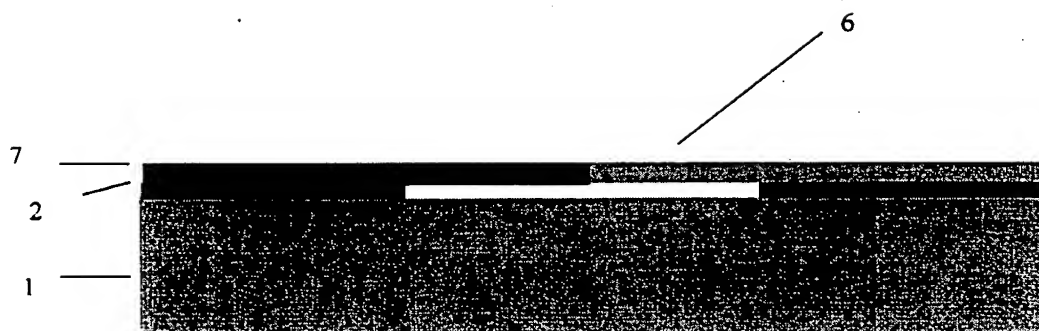


图 6

BEST AVAILABLE COPY